Ciência, Tecnologia e Inovação no Brasil

DESENVOLVIMENTO E VALIDAÇÃO DE FILTROS DE ESTIMAÇÃO DE FASORES DE TENSÃO E CORRENTE ELÉTRICA NO SIMULADOR DIGITAL EM TEMPO REAL PARA APLICAÇÃO EM ALGORITMOS DE PROTEÇÃO DE UM SISTEMA CENTRALIZADO DE PROTEÇÃO E CONTROLE DE UMA SUBESTAÇÃO

Ana Paula Bessa Medeiros¹ (IC), Carlos Alberto Villegas Guerrero¹ (PQ)

¹Universidade Federal de Itajubá - UNIFEI.

Palavras-chave: Amostragem de Sinais. Estimação de fasores. RTDS. Filtros Digitais.

Introdução

Com o constante avanço da tecnologia, têm-se cada vez mais aparelhos com alta capacidade de desempenho, possibilitando assim, a melhoria de serviços essenciais, tais como o do fornecimento de energia elétrica. Dentro do Sistema Elétrico de Potência (SEP), as subestações elétricas exercem papel fundamental e também necessitam de modernizações.

Em grande parte, as subestações elétricas fazem uso de Dispositivos Eletrônicos Inteligentes (IEDs – *Intelligent Electronic Devices*), os quais atuam realizando de forma confiável, funções de proteção e controle através das leituras de sinais em campo, tais como a tensão e corrente (SANTOS, 2007). Contudo, é necessária uma grande quantidade destes dispositivos, uma vez que cada um exerce uma função específica.

Pensando nisso, um sistema CPC (Centralized Protection and Control) tem como principal característica, concentrar os algoritmos de proteção e controle, de modo que estes possam ser processados dentro de um único computador de alta performance (DAS, 2016) substituindo, desta maneira, uma grande quantidade de IEDs. Todavia, um sistema CPC necessita dos dados de tensão e corrente digitalizados e em formato fasorial, sendo, portanto, de extrema importância para seu funcionamento, a estimação fasorial.

Dentro de uma aplicação voltada para sistemas de proteção, os filtros de resposta finita são os mais indicados, visto que estes dependem de um histórico limitado no tempo das informações de sua entrada. À vista disso, durante um evento de falta, os filtros FIR (*Finite Impulse Response*) possibilitam continuar, sem detrimento, a estimação de fasores independente dos dados de falta (SCHWEITZER, 1993).

À vista disso, este trabalho de iniciação científica tem como objetivo principal desenvolver e validar o desempenho em tempo real de filtros de estimação de fasores de tensão e corrente elétrica, através do RTDS (*Real Time Digital Simulator*) para que possam ser utilizados em algoritmos de proteção de um sistema CPC.

Para atingir os objetivos, primeiramente realizaram-se pesquisas bibliográficas de modo a obter uma base teórica antes do desenvolvimento prático. Em seguida, elaborou-se um código no Matlab® para implementar os principais filtros de estimação aplicados em IEDs de proteção comerciais e executar a estimação de fasores sem ser em tempo real, mas com os dados de tensão e corrente retirados de um SEP simulado no RTDS. Por fim, implementou-se um algoritmo em linguagem C no RSCAD (software do RTDS) para simular o funcionamento dos filtros digitais em tempo real, possibilitando, assim, avaliar os seus desempenhos pelas suas respostas de módulo e ângulo ao longo do tempo.

Metodologia

Para início deste trabalho de iniciação científica, foram desenvolvidos no Matlab® os filtros DFT (Discrete Fourier Transform) de um ciclo -(FCDFT - Full Cycle Discret Fourier Transform) e de meio ciclo (HCDFT - Half Cycle Discret Fourier Transform) e DCT (Discret Cosine Transform), cujas equações que regem estes filtros encontram-se dispostas na Tabela 1. Para validação dos referidos filtros, foi utilizado um circuito de um SEP real modelado no RSCAD (Figura 1), desenvolvido em (GUERRERO, 2017), no qual as medições de tensão e corrente do terminal esquerdo da Linha de Transmissão (LT) Principal foram utilizadas para coletar dados que pudessem ser processados nos algoritmos desenvolvidos no Matlab®.

Primeiramente, foi feita a parte da amostragem dos dados. Nesta parte, os dados obtidos da simulação do RSCAD; correspondem a 320 amostras por ciclo. Dessa forma, escolheu-se trabalhar com um dos valores padrões em IEDs de proteção comerciais, o de 16 amostras por ciclo. Para isto, desenvolveu-se uma lógica que fizesse a amostragem desses dados para que cada janela de um ciclo tivesse apenas as 16 amostras requeridas para trabalhar. Assim, como o arquivo original apresenta 320 amostras por ciclo, foi pego, iniciando-se no tempo zero,

Ciência, Tecnologia e Inovação no Brasil

uma amostra a cada 20 dados passados (a cada 20 incrementos de tempo), possibilitando, dessa maneira, obter as 16 amostras por ciclo.

Tabela 1. Equações dos Filtros

1	
DFT de um ciclo	$ReX[h] = \frac{2}{N} \sum_{n=0}^{N-1} x [n] cos \left(\frac{2\pi nh}{N}\right)$ $ImX[h] = -\frac{2}{N} \sum_{n=0}^{N-1} x [n] sen \left(\frac{2\pi nh}{N}\right)$
DFT de meio ciclo	$ReX[h] = \frac{1}{N} \sum_{n=0}^{\frac{N}{2}-1} x [n] cos\left(\frac{\pi nh}{N}\right)$ $ImX[h] = -\frac{1}{N} \sum_{n=0}^{\frac{N}{2}-1} x [n] sen\left(\frac{\pi nh}{N}\right)$
Cosseno	$X_{cos}[h] = ReX[h] - i * ReX \left[h - \frac{N}{4} \right]$

Em seguida, para a aplicação dos filtros, fez-se uso de um método conhecido na computação chamado de Fila, onde o primeiro elemento (amostra) a entrar é o primeiro a sair (FIFO – First In First Out) de modo que o vetor resultante com as amostras apresentasse já a quantidade de 16 amostras que se pretende trabalhar como valor de referência da janela de processamento de ciclo completo. Assim, utilizando-se da técnica FIFO, a janela se torna deslizante, sempre mantendo o valor de 16 amostras por ciclo; visto que quando o elemento da primeira posição do vetor é retirado, todos os outros deslocam-se de n-1 posição, sendo n a posição atual, com isso, na última posição do vetor do janelamento, é pego um dado novo.

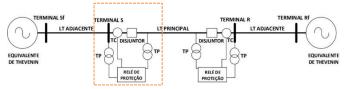


Figura 1 – Diagrama do sistema – Fonte: [4]

Adiante, foi realizada a simulação no RTDS, utilizando o *software* RSCAD. Nesta etapa desenvolveuse um bloco no módulo CBuilder do próprio RSCAD (Figura 2), o qual possui três entradas referentes aos valores que podem tanto ser de tensão como de corrente, nomeados de A, B e C. Também, de forma similar, há mais 3 entradas (Fref A, Fref B, Fref C) referentes ao seguimento (*tracking*) da frequência, em Hertz, de cada fase, sendo estes valores fornecidos pelos respectivos PLL (Phase-Locked Loop) - componente disponível na biblioteca do RSCAD.

Já para as saídas, como resultado do processamento de um filtro, o qual pode ser escolhido pelo usuário, já que um bloco processa somente um dos quatro filtros, obtém-se o módulo e ângulo de cada fase,

tendo, portanto, 6 saídas como resultado processamento e também para caso seja de interesse, há uma saída com os valores amostrados de cada uma das fases. De modo a visualizar o algoritmo desenvolvido para ser simulado em tempo real no RTDS, foi feito um fluxograma do código que pode ser visualizado na Figura 3. Nele é feito a amostragem dos sinais de entrada que são colocados em uma janela deslizantes após cada processamento dos filtros, assim, conforme seleção do usuário, definido pela variável select, o qual consiste na escolha do filtro que se deseja que o bloco processe, é executado o processamento deste filtro em questão com base na janela deslizante de amostras. Com isso, após cada vez que o programa é executado, o t é incrementado, ocasionando a passagem de mais um ciclo de t no código, até que o tempo de amostragem esteja correto para recolher nova amostra, ou seja, até que o t corresponda a um múltiplo do valor do tempo de amostragem previamente calculado no programa.

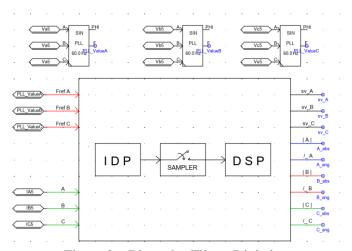


Figura 2 – Bloco dos Filtros Digitais

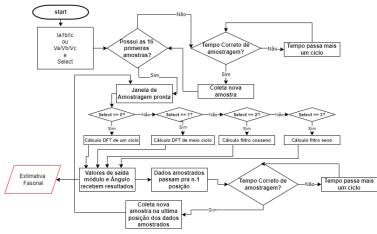


Figura 3 – Fluxograma do Código no RTDS

Resultados e discussão

Ciência, Tecnologia e Inovação no Brasil

Em ambos os softwares utilizados, foram analisados os dados secundários de correntes da LT principal nas situações de falta monofásica na fase A, bifásica nas fases BC e trifásica, estas foram feitas com resistência de falta de aproximadamente 0.1 ohms, e com localização de falta em 50%. Ademais, para uma falta monofásica na fase C, inseriu-se uma resistência de falta de 50 ohms para averiguar sua influência e numa falta trifásica considerou-se a localização de falta em 0%, de modo a simular uma falta próximo ao equipamento de medição, no caso das correntes, os TCs (Transformadores Corrente), possibilitando assim, analisar comportamento dos filtros neste evento. Assim, foi possível fazer um breve comparativo entre os resultados.

Com os resultados de ambos os programas, notou-se que com o Matlab® apresenta-se os valores de pico (os overshoots) bem mais elevados no início da falta do que no RTDS. Em seguida, foi possível verificar de maneira geral em todo o trabalho desenvolvido, que mediante as diversas faltas simuladas e em essencial nesta apresentada na Figura 4, ambos os programas apresentam formatos semelhantes entre os filtros, apesar da discrepância dos valores de overshoot. Com isso, foi possível verificar que o filtro HCDFT, foi o que apresentou o maior overshoot, e possui tempo de acomodação maior do que os demais, já olhando pelo resultado do RTDS obteve valor muito próximo do pico do filtro FCDFT. Todavia, este também, por trabalhar com uma janela que necessita somente da metade das amostras para realizar o seu processamento, como o esperado, tem uma resposta mais rápida quando comparado aos outros filtros.

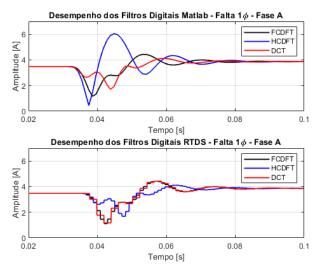


Figura 4 – Comparação dos módulos

O filtro cosseno foi o que apresentou menor *overshoot* (melhor estabilidade) dentre os três filtros em todas as situações de faltas e seu tempo de acomodação é

um pouco mais rápido que o filtro DST e FCDFT. Assim, cabe destacar que, apesar do atraso apresentado pelo filtro DCT, este se apresenta mais estável.

Ademais, com exceção da falta sem resistência e com localização em 0% simulando a ocorrência da falta nas proximidades do medidor de corrente, o filtro FCDFT foi o que apresentou o maior *undershoot* dentro os três filtros. Por fim, foi verificado então, que a resistência de falta não alterou os diferentes comportamentos que os filtros exercem entre si, enquanto a falta com a localização em 0% mudou o comportamento dos filtros, onde apesar da HCDFT se manter a que apresenta maior *overshoot* e maior tempo de acomodação, a FCDFT apresentou o maior *undershoot*.

Partindo para a análise dos ângulos (Figura 5 e Figura 6), situação que apresentou maior discrepância entre os dois softwares utilizados, em algumas situações de falta a HCDFT no Matlab® apresentou semiciclos somente positivos no início da falta, o que não ocorre nos resultados processados pelo RTDS. Outrossim, todos os filtros apresentaram deformação na forma de onda mediante todas as faltas e o filtro seno na simulação em tempo real apresentou defasagem em relação aos demais, sendo desconsiderado nos resultados deste trabalho e tomado como uma condição de melhoria fazendo a análise das suas equações debatendo com outras teorias como um outro possível trabalho futuro.

Por fim, faz-se válido ressaltar que o bloco com o processamento dos filtros digitais no RTDS foi utilizado como dados de entrada em algoritmos de proteção desenvolvidos em outros trabalhos acadêmicos e apresentou ótimo funcionamento. Além disso, todos os resultados comentados podem ser visualizados com detalhe em (MEDEIROS, 2022).

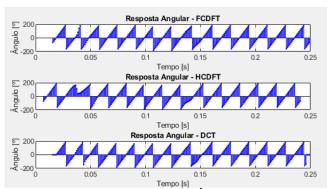


Figura 5 – Comparação dos Ângulos Matlab®

Ciência, Tecnologia e Inovação no Brasil

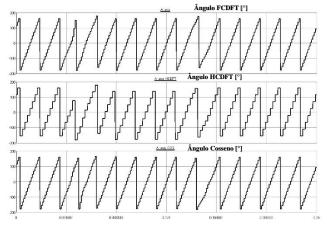


Figura 6 – Comparação dos Ângulos RTDS

Conclusões

Com o desenvolvimento do algoritmo dos filtros de estimação de fasores para o Matlab® e outro para o RSCAD, foi possível verificar, desta forma, o comportamento dos quatro filtros digitais abrangidos neste trabalho, além de validar seus funcionamentos em tempo real no RTDS. Dessa maneira, verificou-se que os filtros DFT apresentam a resposta mais rápida mediante uma situação de falta, sendo a de meio ciclo que apresenta os maiores valores de pico. O filtro cosseno, apesar de ser o mais lento (atraso de ¼ de ciclo), é o que apresenta maior estabilidade mediante uma falta, enquanto o filtro seno por apresentar resultados incoerentes não foi levado em consideração nos resultados.

O comportamento dos filtros em tempo real no RTDS apresentou diferenças em relação as simulações feitas no Matlab® tais como valores de pico menores. Além disso, em tempo real houve-se menores deformações nas curvas dos ângulos, sendo estas mais suaves ao comparadas.

Contudo, o bloco que contém o algoritmo de processamento dos filtros em tempo real foi utilizado por algoritmos de proteção, onde os filtros apresentaram desempenho conciso. Com isso, através deste trabalho, foi possível estimar fasores através dos filtros digitais, sendo capaz de auxiliar os algoritmos de proteção que venham a ser implementados em um sistema CPC.

Como um trabalho futuro, deve-se aplicar a estimação de fasores desenvolvida juntamente nos algoritmos de proteção, validando, desta forma, um sistema CPC que poderá ser implementado em uma subestação física real. Ademais, faz-se válido ressaltar que é importante ser feita a avaliação de desempenho dos filtros com dados oriundos de Sampled Values, transmitidos via rede, conforme requisitos definidos pela norma IEC 61850.

Agradecimento

Primeiramente a Deus por ter sustentado minha caminhada até aqui. A minha família por todo o suporte para manter meus estudos e aos meus amigos próximos pela motivação. Ao CNPq pelo financiamento deste trabalho de iniciação científica, ao QMAP pela disponibilização do espaço e simulador, aos companheiros do projeto e ao professor e orientador Carlos Alberto Villegas Guerrero por todo apoio durante o desenvolvimento da iniciação científica.

Referências

- [1] SANTOS, Luis F.; PEREIRA, MAURÍCIO. Uma abordagem prática do IEC61850 para automação, proteção e controle de subestações. VII Simpase, 2007.
- [2] DAS, Ratan et al. Advancements in centralized protection and control within a substation. IEEE Transactions on Power Delivery, v. 31, n. 4, p. 1945-1952, 2016.
- [3] SCHWEITZER, Edmund O.; HOU, Daqing. Filtering for protective relays. In: IEEE WESCANEX 93 Communications, Computers and Power in the Modern Environment-Conference Proceedings. IEEE, 1993.
- [4] GUERRERO, C. A. V. Proposta de software-in-the-loop para teste em tempo real de um controle coordenado de volt/var, 2017.
- [5] MEDEIROS, A. P. B. Relatório Final Desenvolvimento e Validação de Filtros de Estimação de Fasores de Tensão e Corrente Elétrica no Simulador Digital em Tempo Real para Aplicação em Algoritmos de Proteção de um Sistema de Proteção e Controle de uma Subestação, 2022.