

ESTUDO DE CIRCUITOS CMOS DE INVERSÃO FRACA PARA APLICAÇÕES DE BAIXA POTÊNCIA

Gabriel Alves Passon¹ (IC), Rodrigo Aparecido da Silva Braga (PQ)¹

¹ Universidade Federal de Itajubá - campus Itabira

Palavras-chave: Inversão fraca. Moduladores delta sigma assíncronos. MOSFET. Simulações computacionais.

Introdução

O crescente interesse por tecnologias de baixo consumo energético tem impulsionado a pesquisa e o desenvolvimento de circuitos CMOS (Complementary Metal-Oxide-Semiconductor) de inversão fraca. Este estudo visa analisar as características elétricas e a eficiência energética desses circuitos, bem como sua aplicabilidade em dispositivos de baixa potência. Os objetivos principais incluem a identificação de parâmetros que otimizem o desempenho dos circuitos em condições de inversão fraca e a avaliação de diferentes configurações que possam contribuir para a redução do consumo.

A justificativa para a realização desta pesquisa reside na crescente demanda por sistemas eletrônicos que operem com eficiência energética, especialmente em aplicações móveis e de Internet das Coisas (IoT). Com a miniaturização dos dispositivos, torna-se essencial desenvolver circuitos que não apenas mantenham um desempenho adequado, mas que também consumam energia de forma eficiente.

Para alcançar os objetivos propostos, utilizou-se uma metodologia que combina simulações em software especializado e análises dos dados. As simulações permitiram explorar diferentes configurações e condições operacionais e com isso avaliar a possibilidade de utilização dos modelos utilizados no futuro.

O procedimento incluiu a modelagem dos circuitos em ambiente de simulação, seguida da análise dos resultados obtidos.

Assim, este estudo busca contribuir para o avanço das tecnologias de circuitos integrados, focando na implementação de soluções de baixo consumo que atendam às exigências contemporâneas do mercado.

Metodologia

A pesquisa foi realizada em uma sequência sistemática que envolveu diversas etapas, cada uma com métodos específicos para garantir a integridade e a precisão dos resultados. A seguir, descrevem-se os métodos utilizados, organizados de acordo com a sequência em que foram empregados.

1. Revisão Bibliográfica

Inicialmente, foi realizada uma revisão bibliográfica abrangente sobre circuitos CMOS de inversão fraca, com foco em artigos científicos, dissertações e patentes relevantes. Essa etapa visou compreender o estado da arte e identificar lacunas no conhecimento atual.

2. Modelagem e Simulação

Após a revisão, os circuitos foram modelados utilizando software de simulação Synopsys e o Capture OrCAD. A modelagem considerou diferentes configurações de transistores e parâmetros operacionais, como tensão de alimentação e temperatura, além das variações de parâmetros construtivos como comprimento (L) e largura (W). Essa etapa permitiu a análise do comportamento dos circuitos em condições de inversão fraca, como ilustrado na Figura 1 e 2 do apêndice A.

3. Análise dos Dados

Por fim, os dados obtidos foram analisados estatisticamente para determinar a relação entre os diferentes parâmetros e o desempenho dos circuitos e com isso foi possível verificar quais transistores possuem uma melhor parametrização ao utilizá-los em inversão fraca.

Esses métodos, organizados de forma sequencial, garantiram um desenvolvimento rigoroso da pesquisa e contribuíram para uma compreensão mais aprofundada

das características dos circuitos CMOS de inversão fraca.

Resultados e discussão

Nesta seção, apresentam-se os principais resultados obtidos durante a pesquisa, organizados de acordo com a sequência em que foram obtidos.

1. Resultados das Simulações

As simulações iniciais realizadas no software Synopsys e posteriormente no Capture OrCAD forneceram informações valiosas sobre o comportamento dos circuitos CMOS em condições de inversão fraca. Observou-se que os modelos mVT2V mVT3V tiveram um resultado melhor ao inserir uma tensão de dreno e fonte de 1V como mostrado nas tabelas 1,2 e 3 do apêndice A.

Para a simulação foi considerado uma tensão de alimentação (V_{DD}) de 300mV onde esse valor deve ser ajustado para que o transistor funcione corretamente dentro de sua faixa de operação

Com base na tabela temos os valores de V_{GS} que é o que controla o estado do transistor, I_{DS} que é a corrente que flui entre o dreno e a fonte e o 1V na frente significa que a simulação está sendo feita com uma tensão de porta de 1V, g_{DS} sendo a taxa de variação da corrente I_{DS} com a tensão V_{DS} , e V_{th} sendo a tensão mínima V_{GS} necessária para ligar o transistor.

Também podemos observar na figura 3 do apêndice A, a curva característica do mVT2V e observando-a podemos concluir que o transistor em inversão fraca está saturando por volta de 100mV já que ele satura perto de 4 tensões térmicas ($4 * \frac{kT}{q}$), o que era o desejado nas simulações iniciais.

Após isso foi feita a parametrização do circuito Nauta OTA em inversão fraca com os modelos escolhidos anteriormente e foi feita a simulação do mesmo para identificar os valores de saída a fim de avaliar a utilização deles para circuitos em inversão fraca.

Conclusões

A pesquisa sobre o circuito Nauta OTA operando na região de inversão fraca utilizando os modelos

citados demonstrou que essa configuração oferece vantagens significativas em aplicações de baixa potência e baixa tensão principalmente utilizando os transistores da tecnologia de 180nm. A operação em inversão fraca permite um consumo extremamente reduzido de corrente, o que a torna ideal para circuitos integrados em dispositivos portáteis e sistemas de sensores com fontes de alimentação limitadas.

Os principais resultados mostraram que, mesmo com a simplificação da topologia e o número reduzido de transistores, o circuito Nauta OTA apresentou uma linearidade satisfatória e uma faixa dinâmica ajustável, controlada pela corrente de polarização. Em comparação com outros amplificadores de transcondutância operando em regiões de inversão moderada ou forte, o circuito em inversão fraca se destacou pela sua eficiência energética, embora com uma redução no ganho de transcondutância.

Dessa forma, conclui-se que o circuito Nauta OTA em inversão fraca é uma solução eficaz para aplicações que exigem alta eficiência de energia e desempenho estável, especialmente em sistemas onde a extensão da vida útil da bateria é prioritária.

Agradecimentos

Agradeço à Universidade Federal de Itajubá (UNIFEI) pelo suporte institucional que foi fundamental para a realização deste trabalho. Gostaria de expressar minha gratidão ao PIBIC UNIFEI pelo apoio financeiro por meio da bolsa de estudos concedida, que foi essencial para o desenvolvimento desta pesquisa.

Referências

Allen, P. E. and Holberg, D. R. CMOS Analog Circuit Design. Oxford University Press, 2011.

Centurelli, Francesco, et al. "A 0.3 v, rail-to-rail, ultralow-power, non-tailed, body-driven, sub-threshold amplifier." Applied Sciences 11.6 (2021): 2528.

Razavi, B. Design of Analog CMOS Integrated Circuits. McGraw-Hill, 2001.

Centurelli, Francesco, et al. "A tree-based architecture for high-

performance ultra-low-voltage amplifiers." *Journal of Low Power Electronics and Applications* 12.1 (2022): 12.

Gray, P. R., Hurst, P. J., Lewis, S. H., and Meyer, R. G. Orazio Aiello. "Self-biased and supply-voltage scalable inverter-based operational transconductance amplifier with improved composite transistors." *Electronics* 10.8 (2021): 935.

Analysis and Design of Analog Integrated Circuits. John Wiley & Sons, 2001.

Rodvalho, Luis Henrique, Cesar Ramos Rodrigues, and

Apêndice A: Imagens e Tabelas.

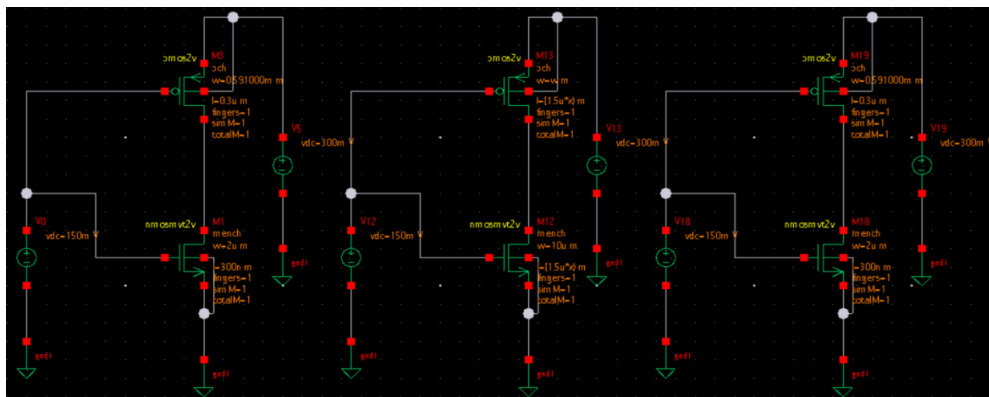


Figure 1: Parametrização do modelo mVT2V

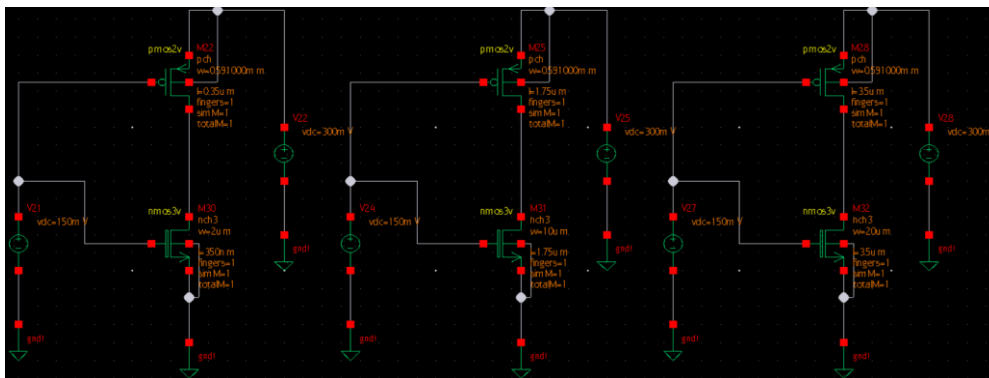


Figure 2: Parametrização do modelo mVT3V

Tabela de dados para cada tipo de transistor da tecnologia 180nm com W e L iniciais.

Parâmetros	2V	2Vdnw	3V	3Vdnw	mVt2V	mVT3V	nVT2V	Nvt3v
VGS	0,4	0,4	0,4	0,4	0,4	0,4	0,4	0,4
Vth	0,545087	0,545087	0,83836	0,838369	0,338454	2,8476u	0,1391	-99,88m
Ids(1v)	81,8u	81,8u	410n	410n	149u	17,5u	270u	143u
gds	0,42974u	0,429745u	84,505p	84,505p	2,84767u	13,541n	31,87u	8,399u

Tabela de dados para cada tipo de transistor da tecnologia 180nm com 5 vezes o valor de W e L.

Parâmetros	2V	2Vdnw	3V	3Vdnw	mVt2V	mVT3V	nVT2V	Nvt3v
VGS	0,4	0,4	0,4	0,4	0,4	0,4	0,4	0,4
Vth	0,4937	0,4937	0,798	0,798	0,3008	0,5059	46,57m	-77,81m
Ids(1v)	80,8u	80,8u	371n	371n	167u	14,3u	393u	174u
gds	91,92n	91,92n	13,92n	13,92n	0,8192u	2,916n	27,256u	1,1868u

Tabela de dados para cada tipo de transistor da tecnologia 180nm com 10 vezes o valor de W e L.

Parâmetros	2V	2Vdnw	3V	3Vdnw	mVt2V	mVT3V	nVT2V	Nvt3v
VGS	0,4	0,4	0,4	0,4	0,4	0,4	0,4	0,4
Vth	0,4732	0,4732	0,764	0,764	0,2876	0,4985	25,657m	-77,119m
Ids(1v)	89,5u	89,5u	651n	651n	170u	14,4u	418u	143u
gds	90,5741n	90,5741n	20,7546p	20,7546p	0,48893u	2,29749n	29,9378u	0,837748u

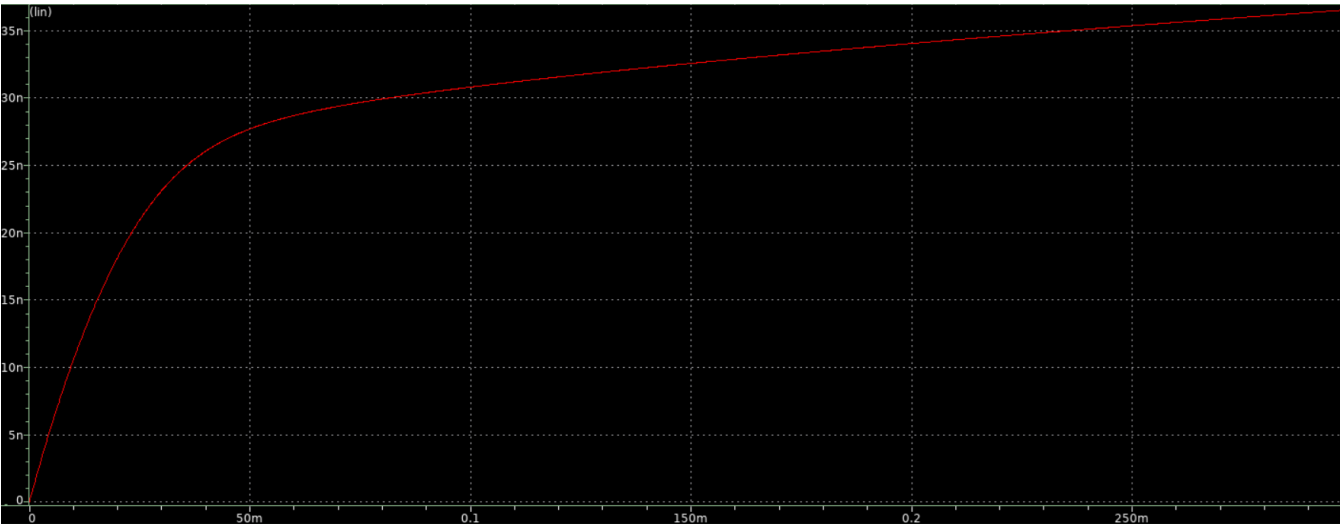


Figura 3: Curva característica $I_D \times V_{DS}$ do mVT2V